

طراحی سیستم‌های دیجیتال (FPGA و ASIC)

تعداد واحد: ۳ (نظیری)

پیش‌نیاز: سیستم‌های دیجیتال ۲

هم‌نیاز:

هدف: آشنایی با روند طراحی، پیاده‌سازی و شبیه‌سازی عملکردی مدارهای دیجیتال با کمک ابزار CAD و روش‌های FPGA و ASIC

شرح درس:

معرفی ادوات منطقی قابل برنامه‌ریزی (SPLD, CPLD and FPGA)

روش‌های طراحی بالا به پایین (Top- Down Design)

معرفی VERILOG

روش‌های بهینه طراحی، توصیه‌ها برای رعایت ترتیبی

ماشین‌های Finite State Machine-FSM

شبیه‌سازی مقدماتی و پیشرفته و تست عملکرد

سترن سخت‌افزاری برای ASIC & FPGA

رفتار و منطق الگوریتم‌های ستون مدار

طراحی فیزیکی (به وجود آوردن Layout)

چیدمان و جایگزینی قطعات و الگوریتم‌های مسیریابی (Routing)

تست عملکرد

سیستم بر روی تراشه (SOC: System On a Chip)

شبکه بر روی تراشه (NOC: Network On a Chip)

تلخیق سخت‌افزار و نرم‌افزار و تست کامل سیستم

مراجع:

1. S. Hauck and A deHon, Reconfigurable Computing: The Theory and Practice of FPGA-Based Computation , Elsevier, 2008.
2. F. Vahid, Digital Design with RTL Design, Verilog and VHDL, Wiley, 2010.
3. C. Bobda, Introduction to Reconfigurable Computing Architectures, Algorithms, and Applications, Springer, 2007.
4. G. De Micheli, Synthesis and Optimization of Digital Circuits, McGraw-Hill, 1994.
5. [http://www.altera\(Xilinx,actel or atmel\).com](http://www.altera(Xilinx,actel or atmel).com)
6. N. A. Sherwani, Algorithms for VLSI Physical Design Automation, Kluwer Academic Publishers, 2002.
7. Brown and Zvonko Vranesic, Fundamentals of Digital Logic with Verilog Design, 2nd ed, 2007.

